

개선된 TFT-LCD 모니터 백라이트용 저가의 2단 인버터

Low-Cost Improved 2 Stage Inverter for TFT-LCD Monitor Backlight

저자 (Authors)	박종후, 최성진, 조보형 J.H.Park, S.J. Choi, B.H. Cho
출처 (Source)	전력전자학술대회논문집 , 2000.11, 189-192 (4 pages) Power Electronics Annual Conference , 2000.11, 189-192 (4 pages)
발행처 (Publisher)	전력전자학회 THE KOREAN INSTITUTE OF POWER ELECTRONICS
URL	http://www.dbpia.co.kr/Article/NODE00551975
APA Style	박종후, 최성진, 조보형 (2000). 개선된 TFT-LCD 모니터 백라이트용 저가의 2단 인버터. 전력전자학술대회논문집, 189-192.
이용정보 (Accessed)	203.250.84.*** 2017/08/01 16:14 (KST)

저작권 안내

DBpia에서 제공되는 모든 저작물의 저작권은 원저작자에게 있으며, 누리미디어는 각 저작물의 내용을 보증하거나 책임을 지지 않습니다. 그리고 DBpia에서 제공되는 저작물은 DBpia와 구독 계약을 체결한 기관소속 이용자 혹은 해당 저작물의 개별 구매자가 비영리적으로만 이용할 수 있습니다. 그러므로 이에 위반하여 DBpia에서 제공되는 저작물을 복제, 전송 등의 방법으로 무단 이용하는 경우 관련 법령에 따라 민, 형사상의 책임을 질 수 있습니다.

Copyright Information

Copyright of all literary works provided by DBpia belongs to the copyright holder(s) and Nurimedia does not guarantee contents of the literary work or assume responsibility for the same. In addition, the literary works provided by DBpia may only be used by the users affiliated to the institutions which executed a subscription agreement with DBpia or the individual purchasers of the literary work(s) for non-commercial purposes. Therefore, any person who illegally uses the literary works provided by DBpia by means of reproduction or transmission shall assume civil and criminal responsibility according to applicable laws and regulations.

개선된 TFT-LCD 모니터 백라이트용 저가의 2단 인버터

박종후, 최성진, 조보형

서울대학교 전기공학부 전력전자시스템 연구실

Low-Cost Improved 2 Stage Inverter for TFT-LCD Monitor Backlight

J.H. Park, S.J. Choi, B.H. Cho

Power Electronics System Lab. Seoul National University

ABSTRACT

LCD displays for flat monitors are backlit using Cold Cathode Fluorescent Lamps(CCFLs). The conventional CCFL ballast is two stage inverter composed of Buck converter and current-fed push-pull resonant oscillator.

This circuit has intrinsic limits of cost-competition and efficiency improvement compared with single stage inverter. In this paper, a new two-stage CCFL inverter proper to small input variation such as an adapter-powered system is proposed. This circuit has the schematic of replacing Buck converter in conventional two stage with linear regulator. The attractiveness of this topology is primarily its simplicity, low cost, and acceptable efficiency. Design procedure and experimental comparison from 5W 15" LCD monitor backlight are presented.

1. 서론

최근 들어 TFT-LCD 모니터의 사용이 급속도로 확산되고 있다. LCD는 자체발광 소자가 아니기 때문에 백라이트라고 하는 광원을 필요로 한다. 백라이트는 일반적으로 냉음극관(CCFL)이라고 하는 일종의 형광등과 이를 구동하기 위한 안정기로 구성되어 있다. 이러한 백라이트 안정기의 효율을 향상시키고 사이즈 및 무게를 저감시키며 소음이나 깜박임(flickering)을 줄이기 위해 고주파 인버터가 전자식 안정기로서 널리 사용되고 있다. 특히 고주파 인버터는 고효율, 저가 회로구현이 가능해야 한다는 요구가 높아지고 있으며 전류파고율(crest factor) 감소도 중요한 사양이 되고 있다^[1].

LCD 디스플레이 백라이트로 널리 사용되는 전류형 자력식 로이어(Royer)회로는 대표적인 2단 인버터로, 벅(Buck) 컨버터와 로이어 공진회로가 직렬 연결된 형태로 되어 있다. 이 회로는 벅 컨버터의 하드 스위칭 동작에

의해서 EMI 노이즈가 많으며 전력 손실이 커지고 ringing에 의한 소자정격의 상승을 가져온다. 또한, 벅 pre-regulator가 변압기 일차 측의 전압을 감소시키므로 권선비가 커지게 되어 변압기의 winding 스트레스가 커지게 되는 문제도 있다^[2].

이 논문에서는 위에서 언급한 여러 문제점을 개선하기 위해서 CCFL 전자식 안정기용 새로운 2단 인버터를 제안한다. 이 인버터는 기존 2단 인버터에서 앞단에 벅 컨버터 대신에 리니어 레귤레이터를 씌으로써 벅 컨버터로 인해 발생하는 여러 가지 문제점을 해결하였다. 또한 이 회로의 target 시스템인 TFT-LCD 모니터의 경우 입력을 어댑터로 받음으로써 입력 변동이 작아(22-26V) 리니어 회로의 전력 손실도 줄일 수 있는 특징이 있다.

램프의 조도제어는 램프 전류를 변화시키는 대신, 인버터를 풀 부하로 고정하고 백라이트 회로를 100-200Hz 영역에서 점등과 소등을 반복하는 온/오프 제어를 함으로써 구현하였다. 조도의 제어는 한 주기내 온-시간 비율을 제어함에 따라 가능하게 된다.

본문에서는 기존의 topology와 제안된 topology를 분석하고, 분석한 결과를 바탕으로 설계절차를 제시하며, 실험을 통하여 동작을 확인 및 비교한다. 하드웨어 제작에 사용된 CCFL은 15" LCD 모니터 백라이트용 5W 램프로서 동작 주파수는 50kHz, 기동 전압은 1500Vpk이고 점등시 전류는 8.3mA이다.

2. 기존의 2단 인버터

2.1 topology

기존의 2단 인버터는 그림 1과 같은 구성을 하고 있다. 벅 pre-regulator는 다음 단의 입력전류(I_L)를 제어하며, 이어서 로이어 공진회로가 푸쉬풀 회로를 이용하여 1차 권선(W1)의 자화 인덕턴스(Lm)와 캐패시터(Cr)를 병렬 공진시켜 변압기 2차측에 정현파를 만들어 준다. 3차 권선(W3)은 자력식 회로에서 Q1, Q2에 베이스

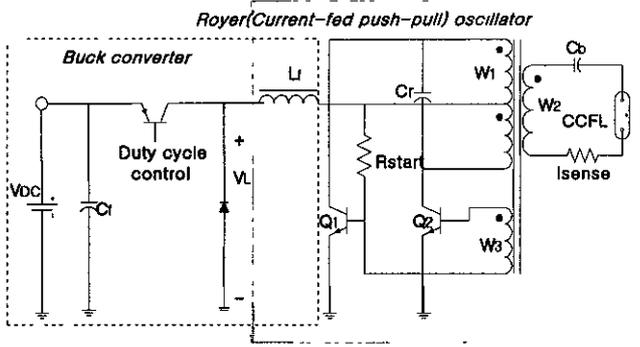


그림 1 기존의 2단 자력식 인버터
fig 1 Conventional 2 stage self-oscillation inverter

전류를 공급하기 위한 드라이브 회로이다. 그림 2는 현재 생산되고 있는 SMD 타입 회로의 하드웨어 파형이다. Buck에서 약 8V로 강화된 전압(V_L)에 의해서 변압기의 권선비는 1:80이 되고 Q1, Q2의 전압 스트레스는 약 25V, 전류 스트레스는 약 600mA가 된다. 이렇게 전류 level이 상승하면 L_f 의 도통 손실이 증가하여 효율이 나빠지고 온도가 상승한다. 그림 2의 3번 파형은 입력필터 앞단의 입력 전류 파형인데 리플이 심한 것을 알 수 있다. 이는 벽컨버터의 하드 스위칭 때문인데, 이는 입력단에 연결된 메인 컴퓨터 회로에 바람직하지 않은 영향을 줄 수 있다.

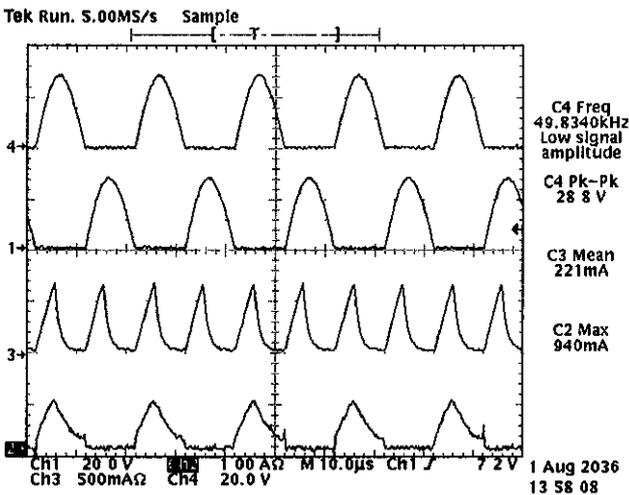


그림 2 $V_{in} = 26V$ 에서의 실험 파형
파형 1,4 : 스위치(Q1,Q2) 전압(20V/div)
파형 2 : 스위치(Q2) 전류(1A/div)
파형 3 : 입력 전류(0.5A/div)
fig.2 Hardware waveforms when $V_{in} = 26V$

또한 하드 스위칭은 손실을 증가시키며, ringing으로 말미암아 스위치 소자의 정격을 증가시키며 환류 다이오드에 reverse-recovery를 발생시켜 쇼트키 다이오드를 써야 하는 등, 여러 가지 가격상승의 요인을 발생시킨다. 따라서 이러한 단점을 개선하기 위하여 다음 장에 새로운 2단 컨버터를 제시하였다.

3. 개선된 2단 인버터

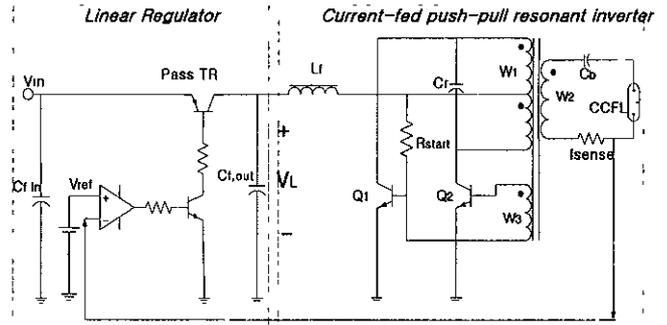


그림 3 개선된 2단 인버터 회로
fig. 3 Improved 2 stage schematic

이 application은 5W로 파워가 작으며, 입력 전압 변동이 22-26V로 작을 뿐 아니라, 부하가 고정되어 있다. 따라서 기존의 회로에서 앞단을 벽 컨버터에서 리니어 레귤레이터로 바꾸는 것을 생각해 볼 수 있다. 그림 3은 개선된 2단 인버터 회로를 나타낸 그림이다 그림에서 볼 수 있듯이, 앞단을 리니어 회로로 바꾸므로써 기존 회로의 복잡도가 감소하였다. 리니어 회로는 효율 감소를 막기 위해 그림 3과 같은 저드롭형 직렬 리니어 회로를 쓴다.

그러면 pass TR의 최대 스트레스는 $V_{in,max} - V_{in,min} + V_{ce,sat}$ 가 되며 최소 스트레스는 $V_{ce,sat}$ 가 된다. 손실은 입력 전압이 최대일 때 최대가 되며 그 값은

$$P_{loss} = (V_{in, max} - V_{in, min} + V_{ce, sat}) \times I_{load} \quad (1)$$

가 된다. 이와 같이 리니어 회로는 열손실이 pass TR에 집중되는 문제가 있지만, 전력단 소자수 및 소자의 스트레스가 줄 뿐 아니라 pass TR이 선형적으로 제어되므로 입력 전류 파형도 부드러워지게 되고 EMI 노이즈도 없어진다. 또한 리니어 회로는 제어회로로 비교기 하나를 쓰므로 제어부도 간소화되고, V_L 도 입력 전압과 거의 비슷해 변압기의 권선비도 낮추며, 전류레벨이 낮아지면서 L_f 의 도통 손실도 줄어들게 된다. 이 회로의 설계과정은 다음과 같다.

4. 설계과정

리니어 회로의 설계는 간단하므로 생략하며, 뒷단의 전류원 푸쉬풀 인버터의 설계 절차는 다음과 같다.

▶ C_b 를 정한다. CCFL의 종류에 따라 서브하모닉 발진을 억제하기 위하여 C_b 를 반드시 필요로 하는 경우가 많다 그 값은 일반적으로 150pF에서 낮게는 15pF까지도 내려가는데, 값을 되도록 크게 하는 것이 바람직하다. 값이 커지면 공진부의 부담을 덜고 커패시터의 임피던스도 낮아져서 변압기의 턴비도 낮출수 있다. 각 CCFL

의 길이나 지름과 같은 물리적 dimension에 따라서 적절한 커패시터 값이 다르기 때문에 값을 선정하는데 상당한 과정이 필요하다. 일반적으로 39pF에서 출발하여 모든 dimming 영역에서 서브하모닉 발진이 존재하는지 확인하고 존재하면 커패시터 값을 줄여나간다. 만약 발진이 없으면 커패시터 값을 더 크게하여 실험하여 적절한 값을 선정한다^[3].

▶ 변압기 권선비와 Cr, Lm(W1의 자화 인덕턴스)을 구한다.

$$R_{Lamp} = \frac{V_{Lamp}}{I_{Lamp}} \quad (2)$$

R_{Lamp} 는 점등시 램프의 등가 저항이고, V_{Lamp}, I_{Lamp} 는 풀부하시 램프의 전압, 전류이다

2차측의 R_{Lamp} 와 Cb 직렬회로를 변압기(이상적이라고 가정)의 1차측으로 환원한 등가모형을 구하기 위해서, 병렬 등가회로로 치환한 파라미터 C_p, R_p 값은 식 (3), (4)와 같다.

$$C_p = \frac{C_b}{1 + (2\pi f_{sw})^2 C_b^2 R_{Lamp}^2} \quad (3)$$

$$R_p = \left(1 + \frac{1}{(2\pi f_{sw})^2 C_b^2 R_{Lamp}^2}\right) R_{Lamp} \quad (4)$$

이 파라미터들을 1차측으로 환원하면,

$$C'_p = C_p \left(\frac{N_2}{N_1}\right)^2 \quad (5)$$

$$R'_p = R_p \left(\frac{N_1}{N_2}\right)^2 \quad (6)$$

과 같이 된다. (단, N_1 은 변압기의 1차측, N_2 는 2차측 턴수이다.)

이 회로는 자려식이므로 공진 주파수와 스위칭 주파수가 일치하게 된다. 따라서, 원하는 스위칭 주파수로 동작하기 위해서는 다음과 같은 식이 성립해야 한다.

$$\omega_d (\text{병렬공진 damping 주파수}) = \sqrt{\frac{1}{L_m(C'_p + C_p)} - \frac{1}{4R_p'^2(C'_p + C_p)^2}} = 2\pi f_{sw} \quad (7)$$

변압기 2차측의 병렬 등가모형에서 2차측에 걸리는 rms전압은 아래와 같다.

$$V_{parallel} = \sqrt{P_{out} \times R_p} \quad (8)$$

$$\left(\frac{\pi V_{in}}{\sqrt{2}}\right) \left(\frac{N_2}{N_1}\right) = \sqrt{P_{out} \times R_p} \quad (9)$$

따라서 식 (7)과 식 (9)를 연립하여 원하는 변수값을 구할 수 있다.

또한, 이 회로는 자려식으로 동작하므로 공진이 유지되기 위해서는 발진 조건, 즉, under-damping 조건을 만족해야 한다 그 식은 아래와 같다.

$$Q = \sqrt{\frac{R'_p}{\frac{L_m}{(C_p + C'_p)}}} > 0.5 \quad (10)$$

▶ 기동전압을 확보한다. 램프 open시 2차측 전압이 기동전압보다 커야 하므로, 다음과 같은 식이 성립해야 한다.

$$\pi V_L \left(\frac{N_2}{N_1}\right) > V_{startup} \quad (11)$$

▶ 푸쉬풀 스위치(Q1,Q2)의 정격에 맞는 소자를 선택한다. 스위치의 최대 전압 스트레스는 램프 기동시 램프의 기동전압이 1차측으로 환원되었을 때의 값이다. 따라서 식 (12)에 의해서 소자의 정격이 결정되어야 한다^[4].

$$BV_{CEO} > \sqrt{2} \left(\frac{N_1}{N_2}\right) V_{startup} \quad (12)$$

▶ 푸쉬풀 스위치(Q1, Q2)의 드라이브를 위한 3차권선의 인덕턴스 값을 구한다^[4].

$$W_3 > \frac{10(0.5)N_2}{\sqrt{2} V_{lamp, min}} \quad (13)$$

5. 실험결과

실험 회로의 각 파라미터 값은 표 1과 같다

표 1. 제안된 2 단 인버터 실험에 사용된 주요 소자값
Table 1. Hardware parameters of proposed 2 stage inverter

부품이름	부품값
변압기 권선비	1 30
Lr	DHA1208 - 85μH, 1 5A
Cb	TDK C4520CH3F220K
Cr	22 nF, polypropylene capacitor
Cout	22 μF/35V, electrolytic capacitor
Q12	2SC1008 (80V, 0 6A)
linear transistor	PN2907 (40V, 0 6A)
Cin	22 μF/35V, electrolytic capacitor
controller	LM358(mono)

그림 4에서 볼 수 있듯이, 뒷단의 병렬 공진부는 동작이 그림 2와 비슷하며(램프 전류 파형은 출력측정부에 의해서 정류된 파형처럼 보이는데, 실제 파형은 위.아래 대칭인 정현파 이다.) 앞단의 입력 전류는 전에 비해서 훨씬 부드러워진 것을 알 수 있다. 이는 pass TR이 리니어 영역에서 동작하기 때문이다. 효율을 비교한 결과는 그림 5와 같다. Buck(MOSFET)은 벡 스위치를 MOSFET으로 사용한 것으로 가격면에서 볼 때 현실성이 없고 단지 효율 비교를 위해서 포함시켰다 리니어 회로는 입력이 증가함에 따라 효율이 계속적으로 감소하는 것을 알 수 있다 하지만 전체적인 효율은 기존 회로에 비해서 향상된 것을 알 수 있다.

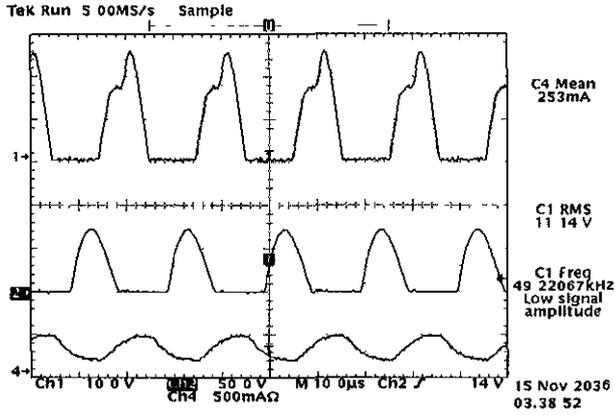


그림 4 Vin=26V일 때 실험파형
 파형 1 출력전류x(2 2k) (10A/div)
 파형 2 스위치(Q1)전압 (50V/div)
 파형 3: 입력전류 (0.5A/div)
 fig. 4 Hardware waveforms when Vin = 26V

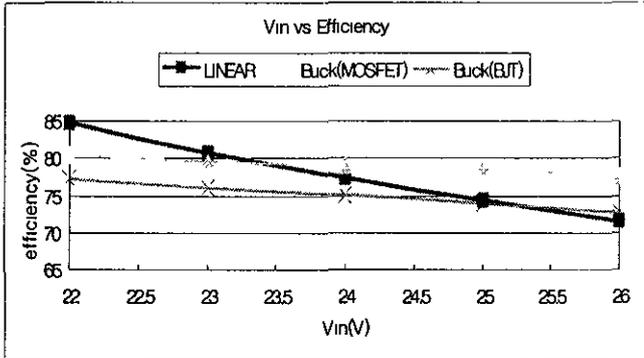


그림 5 효율 비교
 fig. 5 efficiency comparison

6. 결론

TFT-LCD 모니터의 백 라이트에 응용될 수 있는 CCFL 안정기 시스템에 대한 연구를 수행하였다. 기존의 벽 컨버터와 푸쉬풀 인버터 결합형 2단 인버터가 가지고 있는 단점을 해결하기 위하여 앞단의 벽 컨버터를 리니어 레귤레이터로 대체한 새로운 topology를 제안하였다. 이렇게 함으로써 벽 컨버터가 가지고 있는 하드 스위칭 특성에 의한 EMI 노이즈나 스위칭 소자 정격 상승 등을 피할 수 있고 회로의 구성이 훨씬 간단해짐으로써 크기를 줄이고 가격을 낮출 수 있다. 또한 이 회로는 입력을 어댑터로 받는 LCD 모니터의 경우 입력 전압의 변동폭이 작아서 일반적으로 효율이 좋지 않은 리니어 회로의 경우에도 비교적 높은 효율을 얻을 수 있었다. 실험을 위하여 선정된 target 시스템은 15" LCD 모니터 백라이트용 5W CCFL 인버터이고, 이를 이용하여 제안된 2단 인버터의 설계를 위한 설계식을 검증하였다.

이 논문은 단암 전자통신연구소의 연구비 지원에 의하여 연구되었음

참고 문헌

- [1] H Matsuo, K Shimizu, F Kurokawa and L. Tu, "Performance characteristics of a novel modified half-bridge inverter as an electronic ballast for lighting," Proc. of IEEE APEC, 1998, pp. 2028-2034
- [2] 박종후, 최성진, 조보형, "LCD 백라이트용 저가의 비대칭제어 하프브리지 인버터," 전력전자학회 하계학술대회, 2000, pp 509-512
- [3] Micro Linear "ML 4878 single-stage CCFL backlight resonant inverter" Application Note 68, May 1998
- [4] Mu-Shen Lin, Wen-Jung Ho, Fu-Yuan Shuh, Dan Y. Chen, Yan-Pei Wu, "A cold-cathode fluorescent lamp driver circuit with synchronous primary-side dimming control," IEEE transactions on industrial electronics, vol 45, no 2, April 1998, pp 249-255